

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 62115795  
PUBLICATION DATE : 27-05-87

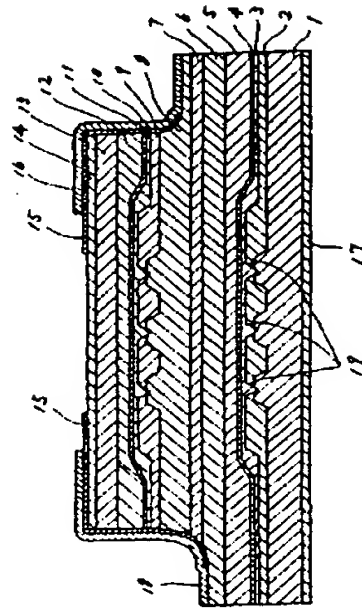
APPLICATION DATE : 14-11-85  
APPLICATION NUMBER : 60256114

APPLICANT : MATSUSHITA ELECTRIC IND CO LTD;

INVENTOR : SHIBUYA TAKAO;

INT.CL. : H01S 3/18

TITLE : SEMICONDUCTOR LASER ARRAY  
DEVICE



ABSTRACT : PURPOSE: To obtain a high output, by integrating a plurality of lasers in two dimensions for providing a multistripe laser.

CONSTITUTION: A double hetero P-N junction is composed of a P-type GaAs substrate 1, an N-type GaAs layer 2, a P-type GaAlAs layer 3, as GaAlAs active layer 4 and an N-type GaAlAs layer 5. A contact layer is provided by an N-type GaAs layer 6. Injected current flows only through grooves 19 which are formed in the N-type GaAs layer 2 by etching the same, and laser oscillation is thereby caused in the GaAlAs active layer 4 directly over the grooves 19. In this case, an AuZu electrode 17 serves as a P electrode while an AuGeNi electrode 18 serves as an N electrode. A non-doped GaAs or GaAlAs layer 7 having a high resistance electrically isolates the upper semiconductor lasers from the lower lasers. The upper semiconductor lasers 8 to 13 are identical with the lower semiconductor laser 1 to 6. In this case, an AuZu electrode 16 serves as a P electrode while an AuGeNi electrode 14 serves as an N electrode.

COPYRIGHT: (C)1987,JPO&Japio

**THIS PAGE BLANK (USPTO)**

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭62-115795

⑪ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)5月27日

H 01 S 3/18

7377-5F

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体レーザアレイ装置

⑮ 特 願 昭60-256114

⑯ 出 願 昭60(1985)11月14日

⑰ 発明者	桑 雅 博	門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発明者	伊 藤 国 雄	門真市大字門真1006番地	松下電器産業株式会社内
⑲ 発明者	清 水 裕 一	門真市大字門真1006番地	松下電器産業株式会社内
㉑ 発明者	浜 田 健	門真市大字門真1006番地	松下電器産業株式会社内
㉒ 発明者	吉 川 則 之	門真市大字門真1006番地	松下電器産業株式会社内
㉓ 発明者	渋谷 隆 夫	門真市大字門真1006番地	松下電器産業株式会社内
㉔ 出 願 人	松下電器産業株式会社	門真市大字門真1006番地	
㉕ 代 理 人	弁理士 森本 義弘		

明 細 書

1. 発明の名称

半導体レーザアレイ装置

2. 特許請求の範囲

- 一導電型の半導体基板上に複数個の第1のメサが形成され、前記半導体基板上に、前記第1のメサの頂部の第1の電流チャンネルとなる部分を除き、前記一導電型とは反対導電型の第1の半導体層が形成され、前記第1の半導体層上に第1のダブルヘテロロニ接合が形成され、さらに反対導電型の第2の半導体層、ノンドープの第3の半導体層が形成され、その上に、上面に複数個の第2のメサが形成された一導電型の第4の半導体層と前記第2のメサの頂部の第2の電流チャンネルとなる部分を除いて形成された反対導電型の第5の半導体層と第2のダブルヘテロロニ接合とが順次形成されている半導体レーザアレイ装置。
- 一導電型の半導体基板はP型GaAs基板、第1、第2、第4、第5の半導体層はGaAs

s層、第1および第2のダブルヘテロロニ接合はGaAlAs層、第3の半導体層はGaAsまたはGaAlAs層からなることを特徴とする特許請求の範囲第1項記載の半導体レーザアレイ装置。

3. 発明の詳細な説明

産業上の利用分野

本発明は、光通信システムや、光情報処理装置の光源に用いることができる半導体レーザアレイ装置に関するものである。

従来の技術

近年、半導体レーザ装置は光通信の光源、光ディスプレイ装置の記録再生用光源、そしてプリンタの光源として用いられるようになった。半導体レーザは小型、低電圧動作、直接変調可能など様々な利点を有するため、従来ガスレーザが用いられていた分野において、暫々とその地位を固めつつある。

ところで従来の半導体レーザは、発光部が一つの単一ストライプレーザがほとんどである。半導

体レーザの最大光出力はキャビティ端面におけるレーザ光密度によって決まり、およひ  $10^6 \text{ W/cm}^2$  を超えると、端面が破壊されてしまう。従って、単一ストライプレーザでは、現在のところ達成されている最大光出力は  $200 \text{ mW}$  である（例えば、浜田他、電子通信学会技術研究報告[084-94, 1984]）。

発明が解決しようとする問題点

半導体レーザの高出力化は機器の高速化等のために必要であるが、しかし上記のような単一ストライプレーザでは、端面破壊のため連続発振の光出力には限界がある。

本発明は上記問題点を解決するもので、単一ストライプレーザの光出力の限界を超える（ $200 \text{ mW}$  以上）、連続発振光出力を得ることのできる半導体レーザアレイ装置を提供するものである。

問題点を解決するための手段

上記問題点を解決するために、本発明の半導体レーザアレイ装置は、一導電型の半導体基板の上に複数個の第1のメサが形成され、前記半導体基板

上に、前記第1のメサの頂部の第1の電流チャンネルとなる部分を除き、前記一導電型とは反対導電型の第1の半導体層が形成され、前記第1の半導体層上に第1のダブルヘテロロピン接合が形成され、さらに反対導電型の第2の半導体層、ノンドープの第3の半導体層が形成され、その上に上面に複数個の第2のメサが形成された一導電型の第4の半導体層と前記第2のメサの頂部の第2の電流チャンネルとなる部分を除いて形成された反対導電型の第5の半導体層と第2のダブルヘテロロピン接合とが順次形成された構成にして、平行に複数本のストライプを2次元に配したマルチストライプにしたものである。

作用

この構成によって、各ストライプの発振出力の和として全レーザ光出力が取り出せることになり、単一ストライプレーザの光出力の限界を超える。

実施例

以下本発明の一実施例について、図面を参照しながら説明する。第1図は本発明の一実施例にお

ける半導体レーザアレイ装置の断面構造を示す。第1図において、1はP型GaAs基板、2はn型GaAs層である。3はP型GaAs層、4はGaAs活性層、5はn型GaAs層で、これらでダブルヘテロP-n接合が形成される。6はn型GaAs層で、コンタクト層が形成される。注入電流はn型GaAs層2にエッチングにより設けた溝19のみに流れ、溝19の直上のGaAs活性層4でレーザ発振が起こり、この場合はP側の電極は17のAuZu電極であり、n側の電極は18のAuGeNi電極である。7は低抵抗のノンドープGaAsまたはGaAs層であり、上部と下部の半導体レーザを電気的に分離している。8から13までの上部半導体レーザは1から6までの下部半導体レーザと同じであり、この場合のP側の電極は16のAuZu電極であり、n側の電極は14のAuGeNi電極である。第1図に示す実施例では、横方向に3本のレーザを集積したものを縦方向に2段階み上げて合計6本のレーザを集積している。

第2図は本実施例の半導体レーザアレイの製造工程を示す。まずP型GaAs基板1上にフォトリソグラフィ技術によってメサ20を形成し、その後液相エピタキシャル成長法により、メサ20を埋め尽くすようにn型GaAs層2を成長させる。メサ20の幅は  $10 \mu\text{m}$ 、高さは  $5 \mu\text{m}$ 、また間隔は  $20 \mu\text{m}$  である（第2図(a)）。メサ20上にチャンネル21とリッジ22をエッチングにより形成し、再び液相成長によって3から8までの各層を成長させる（第2図(b)）。再びP型GaAs層8にメサ20を形成し、液相成長によってn型GaAs層9でメサ20を埋める（第2図(c)）。さらに、メサ20上にチャンネル21とリッジ22を形成した後、10から13の各層を成長させる（第2図(d)）。次に、エッチングで両側に溝23、24を形成する。この時、溝23はn型GaAs層6に達し、溝24はP型GaAs層8までとする。エッチングの方法は、まず溝23を陽酸系のエッチング液で形成し、それから全面をSiO<sub>2</sub>膜15でおおう。次に、溝24を作成する部分のSiO<sub>2</sub>膜15を溶としてから溝24

のエッチングを行う(第2図(c))。最後にP側、n側の電極を蒸着して完成する。

第3図に、本実施例の半導体レーザアレイの電流光出力特性を示す。横軸は6個のレーザを全て並列に接続した時の全電流である。これからわかるように、300mW以上の連続発光出力が得られている。

#### 発明の効果

以上のように本発明によれば、2次元に複数個のレーザを集積することによりマルチストライプレーザとし、高出力を得ることができ、その実用的効果は大なるものがある。

#### 1. 図面の簡単な説明

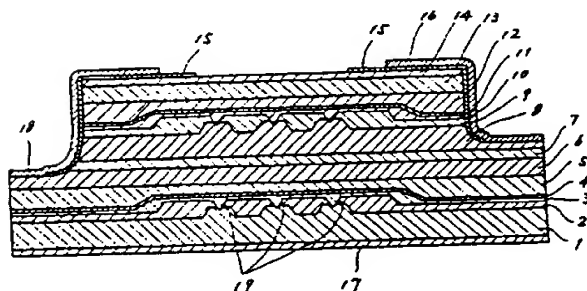
第1図は本発明の一実施例における半導体レーザアレイの断面構造図、第2図はその製造工程を示す図、第3図は電流光出力特性を示す図である。

1…P型GaAs基板、2…n型GaAs層、3…P型GaAlAs層、4…GaAlAs活性層、5…n型GaAlAs層、6…n型GaAs層、7…GaAsまたはGaAlAs層、8…P

型GaAs層、9…n型GaAs層、10…P型GaAlAs層、11…GaAlAs層、12…n型GaAlAs層、13…n型GaAs層、14…AuGeNi電極、15…SiO<sub>2</sub>膜、16…AuZn電極、17…AuZn電極、18…AuGeNi電極、19…チャンネル、20…メサ、21…チャンネル、22…リッジ、23、24…エッチング溝

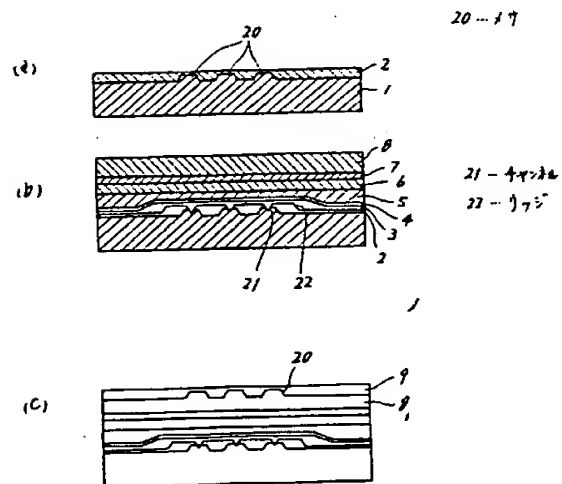
代理人 森 本 義 弘

第1図

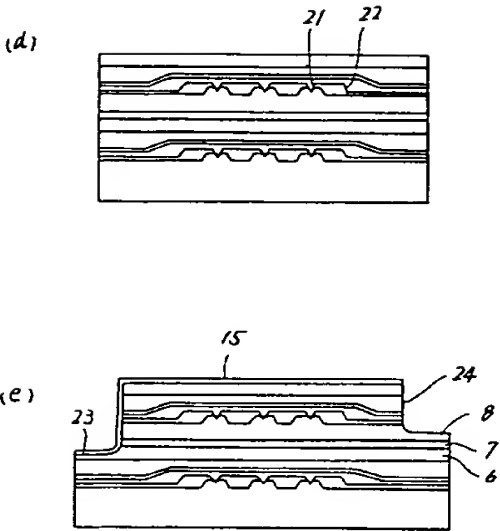


- |                |                         |
|----------------|-------------------------|
| 1 - P型GaAs基板   | 11 - GaAlAs層            |
| 2 - n型GaAs層    | 12 - n型GaAlAs層          |
| 3 - P型GaAlAs層  | 13 - n型GaAs層            |
| 4 - GaAlAs層    | 14 - AuGeNi電極           |
| 5 - n型GaAlAs層  | 15 - SiO <sub>2</sub> 膜 |
| 6 - n型GaAs層    | 16 - AuZn電極             |
| 7 - GaAlAs層    | 17 - AuZn電極             |
| 8 - P型GaAs層    | 18 - AuGeNi電極           |
| 9 - n型GaAs層    | 19 - チャンネル              |
| 10 - P型GaAlAs層 |                         |

第2図



第 2 図



23, 24 - I-V特性

第 3 図

